

272w
Docket No.: YHK-0135

PATENT



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of :

Young Joon AHN :

Serial No.: 10/830,068 :

Filed: April 23, 2004 :

Customer No.: 34610 :

For: PLASMA DISPLAY PANEL AND METHOD OF FABRICATING THE
SAME

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

U.S. Patent and Trademark Office
2011 South Clark Place
Customer Window
Crystal Plaza Two, Lobby, Room 1B03
Arlington, Virginia 22202

Sir:

At the time the above application was filed, priority was claimed based on the
following application:

Korean Patent Application No. 10-2003-0026401, filed April 25, 2003.

A copy of each priority application listed above is enclosed.

Respectfully submitted,
FLESHNER & KIM, LLP

Carl R. Wesolowski
Registration No. 40,372

P.O. Box 221200
Chantilly, Virginia 20153-1200
703 766-3701 DYK/CRW:tlg

Date: May 6, 2004

Please direct all correspondence to Customer Number 34610



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2003-0026401
Application Number

출 원 년 월 일 : 2003년 04월 25일
Date of Application APR 25, 2003

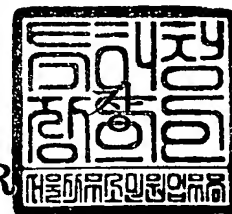
출 원 인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2004 년 03 월 22 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2003.04.25
【발명의 명칭】	플라즈마 디스플레이 패널 및 그 제조방법
【발명의 영문명칭】	PLASMA DISPLAY PANEL AND METHOD OF FABRICATING THE SAME
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	2002-026946-4
【발명자】	
【성명의 국문표기】	안영준
【성명의 영문표기】	AHN,Young Joon
【주민등록번호】	690511-1797817
【우편번호】	730-783
【주소】	경상북도 구미시 황상동 황상금봉타운2차 202동 1402호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김영호 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	9 면 9,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	15 항 589,000 원
【합계】	627,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】

【요약】

본 발명은 수율 및 양산성을 향상시킬 수 있는 플라즈마 디스플레이 패널 및 그 제조방법에 관한 것이다.

본 발명은 제1 기판과; 방전공간을 사이에 두고 상기 제1 기판과 대향하는 제2 기판과; 상기 제1 기판과 상기 제2 기판 사이에 위치하는 실링층과; 상기 제1 기판과 상기 실링층 사이에 형성되어 상기 제1 기판과 실링층의 열응력을 보상하는 버퍼층을 구비하는 것을 특징으로 한다.

【대표도】

도 4

【명세서】

【발명의 명칭】

플라즈마 디스플레이 패널 및 그 제조방법{PLASMA DISPLAY PANEL AND METHOD OF FABRICATING THE SAME}

【도면의 간단한 설명】

도 1은 통상의 3 전극 교류형 플라즈마 디스플레이 패널의 방전셀 구조를 나타낸 사시도.

도 2는 도 1에 도시된 플라즈마 디스플레이 패널의 방전셀 구조를 나타내는 단면도.

도 3a 내지 도 3c는 종래의 플라즈마 디스플레이 패널의 실링공정을 나타내는 단면도.

도 4은 본 발명의 제1 실시예에 따른 플라즈마 디스플레이 패널의 방전셀 구조를 나타낸 단면도.

도 5a 내지 도 5c는 본 발명의 제1 실시예에 따른 플라즈마 디스플레이 패널의 실링공정을 나타내는 단면도.

도 6은 본 발명의 제2 실시예에 따른 플라즈마 디스플레이 패널의 방전셀 구조를 나타낸 단면도.

도 7a 내지 도 7d는 본 발명의 제2 실시예에 따른 플라즈마 디스플레이 패널의 실링공정을 나타내는 단면도.

도 8은 본 발명의 제3 실시예에 따른 플라즈마 디스플레이 패널의 방전셀 구조를 나타낸 단면도.

도 9a 내지 도 9c는 본 발명의 제3 실시예에 따른 플라즈마 디스플레이 패널의 실링공정을 타나내는 단면도.

<도면의 주요 부분에 대한 부호의 설명>

2, 102 : 어드레스전극	4Y, 4Z : 서스테인전극쌍
6, 36R, 36G, 36B : 형광체	8, 108, 208 : 격벽
10, 110, 210 : 보호막	12 : 유전층
14, 114, 214 : 하부기판	16, 116, 216 : 상부기판

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<15> 본 발명은 플라즈마 디스플레이 패널에 관한 것으로, 특히 수율 및 양산성을 향상시킬 수 있는 플라즈마 디스플레이 패널 및 그 제조방법에 관한 것이다.

<16> 플라즈마 디스플레이 패널(PLASMA DISPLAY PANEL:이하 "PDP"라 한다)은 He+Xe, Ne+Xe, He+Xe+Ne 등의 불활성 혼합가스의 방전시 발생하는 147nm의 자외선에 의해 형광체를 발광시킴으로써 문자 또는 그래픽을 포함한 화상을 표시하게 된다. 이러한 PDP는 박막화와 대형화가 용이할 뿐만 아니라 최근의 기술에 힘입어 크게 향상된 화질을 제공한다.

<17> 도 1을 참조하면, 3전극 교류 면방전형 PDP의 방전셀은 상부기판(16) 상에 형성되어진 서스테인전극쌍(4)과, 하부기판(14) 상에 형성되어진 어드레스전극(2)을 구비한다.

- <18> 서스테인전극쌍(4) 각각은 인듐 틴 옥사이드(Indium-Tin-Oxide : ITO) 등의 투명전극(4a)과, 투명전극(4a)의 선폭보다 작은 선폭을 가지며 투명전극(4a)의 일측 가장자리에 형성되는 금속버스전극(4b)을 포함한다. 서스테인전극쌍(4)이 형성된 상부기판(16)에는 상부 유전체층(12)과 보호막(10)이 적층된다. 상부 유전체층(12)에는 플라즈마 방전시 발생된 벽전하가 축적된다. 보호막(10)은 플라즈마 방전시 발생된 스퍼터링으로 인한 상부 유전체층(12)과 서스테인전극쌍(4)의 손상을 방지함과 아울러 2차 전자의 방출 효율을 높이게 된다. 보호막(10)으로는 통상 산화마그네슘(MgO)이 이용된다.
- <19> 어드레스전극(2)이 형성된 하부기판(14) 상에는 하부 유전체층(18), 격벽(8)이 형성되며, 하부 유전체층(18)과 격벽(8)의 표면에는 형광체(6)가 형성된다. 어드레스전극(2)은 서스테인전극쌍(4)과 직교된다. 격벽(8)은 어드레스전극(2)과 나란하게 형성되어 방전에 의해 생성된 자외선 및 가시광이 인접한 방전셀에 누설되는 것을 방지한다. 형광체(6)는 플라즈마 방전시 발생된 진공 자외선에 의해 여기되어 적색, 녹색 또는 청색 중 어느 하나의 가시광선을 발생하게 된다.
- <20> 상/하부기판(16,14)과 격벽(8) 사이에 마련된 방전셀의 방전공간에는 방전을 위한 He+Xe, Ne+Xe, He+Xe+Ne 등의 불활성 혼합가스가 주입된다.
- <21> 한편, 어드레스전극(2) 등이 형성된 하부기판(14)과 서스테인전극쌍(4Y,4Z) 등이 형성된 상부기판(16)은 도 2에 도시된 바와 같이 실링층(50)에 의해 합착된다.
- <22> 도 3a 내지 도 3c는 종래의 PDP의 실링공정을 나타내는 단면도이다.
- <23> 서스테인전극쌍(4Y,4Z)과 상부 유전체층(12)이 형성된 상부기판(16) 상에 도 3a에 도시된 바와 같이 실링층(50)이 형성된다. 실링층(50)은 유리분말(powder)과 용매(solvent) 및 바

인더가 혼합되어 형성된 실링재 페이스트를 스크린 프린팅이나 디스펜서를 이용하여 도포됨으로써 형성된다.

<24> 이어서, 200~300℃ 정도의 환경에서 이빔(E-beam)증착 또는 스퍼터링 등의 방식을 이용하여 도 3b와 같이 상부기판(16)상에 보호막(10)이 형성된다, 여기서, 통상 보호막(10)으로는 통상 산화마그네슘(MgO)이 이용된다.

<25> 이어서, 실링층(50)이 형성된 상부기판(16)과 하부기판(14)이 압착되면서 상부기판(16)과 하부기판(14)이 얼라인된다. 얼라인된 상부기판(16)과 하부기판(14)이 소성됨으로써 실링층(50) 내부에 함유되어 있는 다량의 용매 및 유기물질이 제거되면서 도 3c와 같이 상/하부기판(16,14)이 합착된다.

<26> 그러나, 200~300℃ 정도의 환경에서 보호막(10)이 형성된 후 상부기판(16)이 상온으로 냉각되는 과정에서 상부기판(16)과 실링층(50)의 열팽창계수의 차이로 인하여 실링층(50)과 접촉되는 부위의 상부 기판(16)에 크랙(crack)이 발생된다. 구체적으로, 상부기판(16)의 열팽창계수 $87 \times 10^{-7}/^{\circ}\text{C}$ 이고, 실링층(50)의 열팽창계수는 $72 \times 10^{-7}/^{\circ}\text{C}$ 정도이다. 이러한 열팽창계수의 차이는 상부기판(16)과 실링층(50)이 접촉되는 부분에 국부적인 열응력을 발생시킨다. 실링층(50)에 비해 상대적으로 열팽창계수가 큰 상부기판(16)에는 실링층(50)에 비해 상대적으로 큰 열응력이 발생하게 되고 이 열응력에 의해 상부기판(16)에 크랙이 발생하게 된다.

<27> 이에 따라, PDP의 수율 및 양산성이 저해되는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<28> 따라서, 본 발명의 목적은 수율 및 양산성을 향상시킬 수 있는 플라즈마 디스플레이 패널 및 그 제조방법을 제공하는데 있다.

【발명의 구성 및 작용】

- <29> 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 PDP는 방전공간을 사이에 두고 상기 제1 기판과 대향하는 제2 기판과; 상기 제1 기판과 상기 제2 기판 사이에 위치하는 실링층과; 상기 제1 기판과 상기 실링층 사이에 형성되어 상기 제1 기판과 실링층의 열응력을 보상하는 버퍼층을 구비하는 것을 특징으로 한다.
- <30> 상기 버퍼층은 50%정도의 Pbo, 15%정도의 B₂O₃, 15%정도의 Al₂O₃, 20%정도의 SiO₂으로 구성되는 것을 특징으로 한다.
- <31> 상기 버퍼층의 열팽창계수는 상기 제1 기판과 실링층의 열팽창계수의 사이값을 갖는 것을 특징으로 한다.
- <32> 상기 상기 버퍼층의 열팽창계수는 $76 \times 10^{-7}/^{\circ}\text{C}$ 정도인 것을 특징으로 한다.
- <33> 상기 버퍼층이 형성된 제1 기판 상에 형성된 보호막을 추가로 구비하는 것을 특징으로 한다.
- <34> 상기 버퍼층은 상기 제1 기판 상에 상기 실링층과 중첩되는 영역에 형성되는 것을 특징으로 한다.
- <35> 상기 버퍼층은 상기 제1 기판 전면에 형성되는 것을 특징으로 한다.

- <36> 상기 버퍼층 상에 형성되는 상부 유전체층과; 상기 상부 유전체층 상에 형성되는 보호막을 추가로 구비하는 것을 특징으로 한다.
- <37> 상기 버퍼층은 상기 상부 유전체층과 동일 물질인 것을 특징으로 한다.
- <38> 본 발명에 따른 PDP의 제조방법은 제1 기판에 버퍼층을 형성하는 단계와;
- <39> 상기 버퍼층 상에 실링층을 형성하는 단계와; 상기 실링층이 형성된 제1 기판과 별도로 마련된 제2 기판을 합착하는 단계를 포함하는 것을 특징으로 한다.
- <40> 상기 버퍼층은 상기 제1 기판 상에 상기 실링층과 중첩되는 영역에 형성되는 것을 특징으로 한다.
- <41> 상기 버퍼층은 상기 제1 기판 전면에 형성되는 것을 특징으로 한다.
- <42> 상기 버퍼층 상에 상부 유전체층을 형성하는 단계와; 상기 상부 유전체층 상에 보호막을 형성하는 단계를 추가로 포함하는 것을 특징으로 한다.
- <43> 상기 버퍼층은 50%정도의 PbO , 15%정도의 B_2O_3 , 15%정도의 Al_2O_3 , 20%정도의 SiO_2 으로 구성되는 것을 특징으로 한다.
- <44> 상기 버퍼층이 형성된 제1 기판 상에 보호막을 형성하는 단계를 추가로 포함하는 것을 특징으로 한다.
- <45> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <46> 이하, 도 4 내지 도 9를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- <47> 도 4는 본 발명의 제1 실시예에 따른 PDP을 나타내는 단면도이다.

- <48> 도 4를 참조하면, 3전극 교류 면방전형 PDP의 방전셀은 상부기판(116) 상에 형성되어진 서스테인전극쌍(104Y, 104Z)과, 하부기판(114) 상에 형성되어진 어드레스전극(102)을 구비한다. 여기서, 상부기판(116)과 하부기판(114)을 실링층(150)에 의해 합착된다.
- <49> 서스테인전극쌍(104Y, 104Z) 각각은 인듐 틴 옥사이드(Indium-Tin-Oxide : ITO) 등의 투명전극(104a)과, 투명전극(104a)의 선폭보다 작은 선폭을 가지며 투명전극(104a)의 일측 가장 자리에 형성되는 금속버스전극(104b)을 포함한다. 서스테인전극쌍(104Y, 104Z)이 형성된 상부기판(116)에는 상부 유전체층(112) 및 보호막(110)이 적층된다. 상부 유전체층(112)은 실링층(150)과 접촉되도록 상부기판(116)의 실링영역까지 신장된다. 또한, 상부 유전체층(112)에는 플라즈마 방전시 발생된 벽전하가 축적된다. 보호막(110)은 플라즈마 방전시 발생된 스퍼터링으로 인한 상부 유전체층(112)과 서스테인전극쌍(104Y, 104Z)의 손상을 방지함과 아울러 2차 전자의 방출 효율을 높이게 된다. 보호막(110)으로는 통상 산화마그네슘(MgO)이 이용된다.
- <50> 어드레스전극(102)이 형성된 하부기판(114) 상에는 하부 유전체층(118), 격벽(108)이 형성되며, 하부 유전체층(118)과 격벽(108)의 표면에는 형광체(106)가 형성된다. 어드레스전극(102)은 서스테인전극쌍(104Y, 104Z)과 직교된다. 격벽(108)은 어드레스전극(102)과 나란하게 형성되어 방전에 의해 생성된 자외선 및 가시광이 인접한 방전셀에 누설되는 것을 방지한다. 형광체(106)는 플라즈마 방전시 발생된 진공 자외선에 의해 여기되어 적색, 녹색 또는 청색 중 어느 하나의 가시광선을 발생하게 된다.
- <51> 상/하부기판(116, 114)과 격벽(108) 사이에 마련된 방전셀의 방전공간에는 방전을 위한 He+Xe, Ne+Xe, He+Xe+Ne 등의 불활성 혼합가스가 주입된다.

<52> 한편, 본 발명의 제1 실시예에 따른 상부 유전체층(112)은 상부기판(116)과 실링층(150) 사이에 형성되어 이들의 열응력의 차이를 완화시키게 된다. 이를 상세히 설명하면, 상부기판(116)이 제1 열팽창계수를, 실링층(150)은 제1 열팽창계수 보다 상대적으로 낮은 제2 열팽창계수를 갖고, 상부 유전체층(112)은 제1 및 제2 열팽창계수 사이의 제3 열팽창계수를 갖는다. 예를 들어, 상부기판(116)의 열팽창계수는 $87 \times 10^{-7}/^{\circ}\text{C}$ 이고, 실링층(150)의 열팽창계수는 $72 \times 10^{-7}/^{\circ}\text{C}$ 정도이면, 상부 유전체층(112)의 열팽창계수는 $76 \times 10^{-7}/^{\circ}\text{C}$ 정도이다.

<53> 이에 따라, 상부기판(116)과 실링층(150)에 위치하는 상부 유전체층(112)은 200~300 $^{\circ}\text{C}$ 정도의 환경에서 보호막(110)이 형성된 후 상부기판(116)이 상온으로 냉각되는 과정에서 상부기판(116)과 실링층(150) 사이의 열팽창 계수의 차이로 인해 발생하는 열응력을 분산 시킨다. 이 열응력이 상부 유전체층(112)의 열팽창계수로 인해 분산됨으로써 상부 유전체층(112)을 사이에 두고 실링층(150)과 중첩되는 상부기판(116)에 크랙의 발생을 방지 할수 있게 된다. 여기서, 상부 유전체층(112)의 조성 및 함량은 표1 과 같다.

<54> 【표 1】

조성	Pbo	B ₂ O ₃	Al ₂ O ₃	SiO ₂
함량	50%	15%	15%	20%

<55> 도 5a 내지 도 5c는 본 발명에 실시예에 따른 PDP의 실링공정을 나타내는 단면도이다.

<56> 서스테인전극쌍(104Y, 104Z)이 형성된 상부기판(116)의 상에 상부 유전체층물질이 도포됨으로써 도 5a와 같이 상부기판(116)의 전면에 상부 유전체층(112)이 형성된다. 상부 유전체층(112)이 형성된 상부기판(116) 상에 도 5b에 도시된 바와 같이 실링층(150)이 형성된다. 실링층(150)은 유리분말(powder)과 용매(solvent) 및 바인더가 혼합되어 형성된 페이스트를 스크린 프린팅이나 디스펜서를 이용하여 도포됨으로써 형성된다.

- <57> 이어서, 실링층(150)이 형성된 상부기판(116) 상에 200~300℃ 정도의 환경에서 이빔(E-beam)증착 또는 스퍼터링 등의 방식을 이용하여 상부기판(116) 상에 보호막(110)이 형성된다.
- <58> 이어서, 실링층(150)이 형성된 상부기판(116)과 하부기판(114)이 얼라인된다. 얼라인된 상부기판(116)과 하부기판(114)이 소성됨으로써 실링층 내부에 함유되어 있는 다량의 용매 및 유기물질이 제거되면서 도 5c와 같이 상/하부기판(116,114)이 합착된다.
- <59> 도 6은 본 발명의 제2 실시예에 따른 PDP를 나타내는 단면도이다.
- <60> 도 6를 참조하면, 본 발명의 제2 실시예에 따른 PDP는 도 4에 도시된 PDP와 비교하면 상부기판(216)과 상부 유전체층(212) 사이에 형성되는 버퍼층(211)을 추가로 구비하는 것을 제외하고는 동일한 구성요소를 가지게 되므로 도 4와 동일한 구성요소들에 대해서는 상세한 설명은 생략하기로 한다.
- <61> 버퍼층(211)은 상부 유전체층(212) 하부에 실링층과 접촉되도록 상부기판(216)의 전면 5~50 μ m 정도의 두께를 갖도록 형성된다.
- <62> 버퍼층(211)은 상부기판(216)의 열팽창계수와 실링층(250)의 열팽창계수 사이의 열팽창계수 값을 갖는 물질로 형성된다. 예를 들어, 상부기판(216)의 열팽창계수는 $87 \times 10^{-7}/^{\circ}\text{C}$ 이고, 실링층(250)의 열팽창계수는 $72 \times 10^{-7}/^{\circ}\text{C}$ 이며, 버퍼층(211)의 열팽창계수는 $73 \sim 86 \times 10^{-7}/^{\circ}\text{C}$ 이다. 이 열팽창계수에 포함된 물질은 예를 들어 상부 유전체층(216)과 동일한 물질이다.
- <63> 이에 따라, 버퍼층(211)의 실링층(250)과 접촉되는 부분은 상부기판(216)과 실링층(250) 사이의 열팽창 계수의 차이로 인해 발생하는 열응력을 분산 시킨다. 이 열응력이 버퍼층(211)에 의해 분산됨으로써 상부기판(216)에 크랙의 발생을 방지 할수 있게 된다. 여기서,

버퍼층(211)의 조성 및 함량은 표1 과 같다. 이는 상부 유전체(212)의 조성 및 함량과 동일하다.

<64> 【표 2】

조성	Pbo	B ₂ O ₃	Al ₂ O ₃	SiO ₂
함량	50%	15%	15%	20%

<65> 도 7a 내지 도 7c는 본 발명에 실시예에 따른 PDP의 실링공정을 나타내는 단면도이다.

<66> 먼저, 도 7a와 같이 서스테인전극쌍(204Y,204Z)이 형성된 상부기판(216)의 전면에 버퍼층(211)이 형성된다. 버퍼층(211)이 형성된 상부기판(216)의 실링영역을 제외한 영역 상에 유전체층물질이 도포됨으로써 버퍼층(211) 상의 표시영역에 상부 유전체층(212)이 형성한다. 상부 유전체층(212)이 형성된 상부기판(216) 상에 도 7b에 도시된 바와 같이 실링층(250)이 형성된다. 실링층(250)은 유리분말(powder)과 용매(solvent) 및 바인더가 혼합되어 형성된 실링재 페이스트를 스크린 프린팅이나 디스펜서를 이용하여 도포됨으로써 형성된다.

<67> 이어서, 실링층(250)이 형성된 상부기판(216) 상에 200~300℃ 정도의 환경에서 이빔(E-beam)증착 또는 스퍼터링 등의 방식을 이용하여 도 7c와 같이 상부기판(216) 상에 보호막(210)이 형성된다.

<68> 이어서, 실링층(250)이 형성된 상부기판(216)과 하부기판(214)을 얼라인한다. 얼라인된 상부기판(216)과 하부기판(214)을 소성함으로써 실링층 내부에 함유되어 있는 다량의 용매 및 유기물질이 제거되면서 도 7d와 같이 상/하부기판(216,214)이 합착된다.

<69> 도 8은 본 발명의 제3 실시예에 따른 PDP를 나타내는 단면도이다.

<70> 도 8을 참조하면, 본 발명의 제3 실시예에 따른 PDP는 도 4에 도시된 PDP와 비교하면 상부기판과 실링층 사이에 형성되는 버퍼층을 추가로 구비하는 것을 제외하고는 동일한 구성요소를 가지게 되므로 도 4와 동일한 구성요소들에 대해서는 상세한 설명은 생략하기로 한다.

<71> 버퍼층(311)은 실링층(350)과 접촉되도록 상부기판(216) 상에 실링층(350)과 중첩되는 영역에만 5~50 μ m 정도의 두께를 갖도록 형성된다.

<72> 버퍼층(311)은 상부기판(316)의 열팽창계수와 실링층(350)의 열팽창계수 사이의 열팽창계수 값을 갖는 물질로 형성된다.

<73> 예를 들어, 상부기판(316)의 열팽창계수는 $87 \times 10^{-7}/^{\circ}\text{C}$ 이고, 실링층(350)의 열팽창계수는 $72 \times 10^{-7}/^{\circ}\text{C}$ 정도이면, 버퍼층(311)의 열팽창계수는 $73 \sim 86 \times 10^{-7}/^{\circ}\text{C}$ 이다. 이 열팽창계수에 포함된 물질은 예를 들어 상부 유전체층(316)과 동일한 물질이다.

<74> 이에 따라, 버퍼층(311)의 실링층(350)과 접촉되는 부분은 상부기판(316)과 실링층(350) 사이의 열팽창 계수의 차이로 인해 발생하는 열응력을 분산 시킨다. 이 열응력이 버퍼층(311)에 의해 분산됨으로써 상부기판(316)에 크랙의 발생을 방지 할수 있게 된다. 여기서, 버퍼층(311)의 조성 및 함량은 표1 과 같다. 이는 상부 유전체(312)의 조성 및 함량과 동일하다.

<75> 【표 3】

조성	Pbo	B ₂ O ₃	Al ₂ O ₃	SiO ₂
함량	50%	15%	15%	20%

<76> 도 9a 내지 도 9c는 본 발명에 실시예에 따른 PDP의 실링공정을 나타내는 단면도이다.

<77> 도 9a은 종래의 PDP의 실링공정을 나타내는 단면도이다.

<78> 서스테인전극쌍(304Y,304Z)이 형성된 상부기판(316)의 상에 버퍼층층물질이 도포됨으로써 도 9a와 같이 상부기판(316) 상에 후술하는 실링층(350)과 중첩되는 영역에 버퍼층(311)이 형성된다. 이후 버퍼층(311)이 형성된 영역을 제외한 상부기판(316) 상에 유전체층물질이 도포됨으로써 상부 유전체층(312)이 형성한다. 상부 유전체층(312)이 형성된 상부기판(316) 상에 도 9b에 도시된 바와 같이 실링층(350)이 형성된다. 실링층(350)은 유리분말(powder)과 용매(solvent) 및 바인더가 혼합되어 형성된 페이스트를 스크린 프린팅이나 디스펜서를 이용하여 도포됨으로써 형성된다.

<79> 이어서, 실링층(350)이 형성된 상부기판(316) 상에 200~300℃ 정도의 환경에서 이빔(E-beam)증착 또는 스퍼터링 등의 방식을 이용하여 상부기판(316) 상에 보호막(310)이 형성된다. 이어서, 실링층(350)이 형성된 상부기판(316)과 하부기판(314)이 얼라인된다. 얼라인된 상부기판(316)과 하부기판(314)을 소성함으로써 실링층 내부에 함유되어 있는 다량의 용매 및 유기물질이 제거되면서 도 9c와 같이 상/하부기판(316,314)이 합착된다.

【발명의 효과】

<80> 상술한 바와 같이, 본 발명에 따른 PDP 및 그 제조방법은 상부기판과 실링층 사이에 유전체층을 신장시키거나 버퍼층을 형성함으로써 상부기판과 실링층간의 열팽창 계수의 차이로 인해 가열 또는 냉각시 발생하는 국부적인 열응력을 분사시켜 상부기판의 크랙(crack)을 방지할 수 있게된다.

<81> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세

서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

제1 기판과;

방전공간을 사이에 두고 상기 제1 기판과 대향하는 제2 기판과;

상기 제1 기판과 상기 제2 기판 사이에 위치하는 실링층과;

상기 제1 기판과 상기 실링층 사이에 형성되어 상기 제1 기판과 실링층의 열응력을 보상하는 버퍼층을 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 2】

제 1 항에 있어서,

상기 버퍼층은 50%정도의 Pbo, 15%정도의 B₂O₃, 15%정도의 Al₂O₃, 20%정도의 SiO₂으로 구성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 3】

제 1 항에 있어서,

상기 버퍼층의 열팽창계수는 상기 제1 기판과 실링층의 열팽창계수의 사이값을 갖는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 4】

제 3 항에 있어서,

상기 상기 버퍼층의 열팽창계수는 $76 \times 10^{-7}/^{\circ}\text{C}$ 정도인 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 5】

제 1 항에 있어서,

상기 버퍼층이 형성된 제1 기판 상에 형성된 보호막을 추가로 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 6】

제 1 항에 있어서,

상기 버퍼층은 상기 제1 기판 상에 상기 실링층과 중첩되는 영역에 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 7】

제 1 항에 있어서,

상기 버퍼층은 상기 제1 기판 전면에 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 8】

제 1 항에 있어서,

상기 버퍼층 상에 형성되는 상부 유전체층과;

상기 상부 유전체층 상에 형성되는 보호막을 추가로 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 9】

제 8 항에 있어서,

상기 버퍼층은 상기 상부 유전체층과 동일 물질인 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 10】

제1 기판에 버퍼층을 형성하는 단계와;

상기 버퍼층 상에 실링층을 형성하는 단계와;

상기 실링층이 형성된 제1 기판과 별도로 마련된 제2 기판을 합착하는 단계를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조방법.

【청구항 11】

제 10 항에 있어서,

상기 버퍼층은 상기 제1 기판 상에 상기 실링층과 중첩되는 영역에 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조방법.

【청구항 12】

제 10 항에 있어서,

상기 버퍼층은 상기 제1 기판 전면에 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조방법.

【청구항 13】

제 10 항에 있어서,

상기 버퍼층 상에 상부 유전체층을 형성하는 단계와;

상기 상부 유전체층 상에 보호막을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조방법.

【청구항 14】

제 10 항에 있어서,

상기 버퍼층은 50%정도의 PbO , 15%정도의 B_2O_3 , 15%정도의 Al_2O_3 , 20%정도의 SiO_2 으로 구성되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조방법.

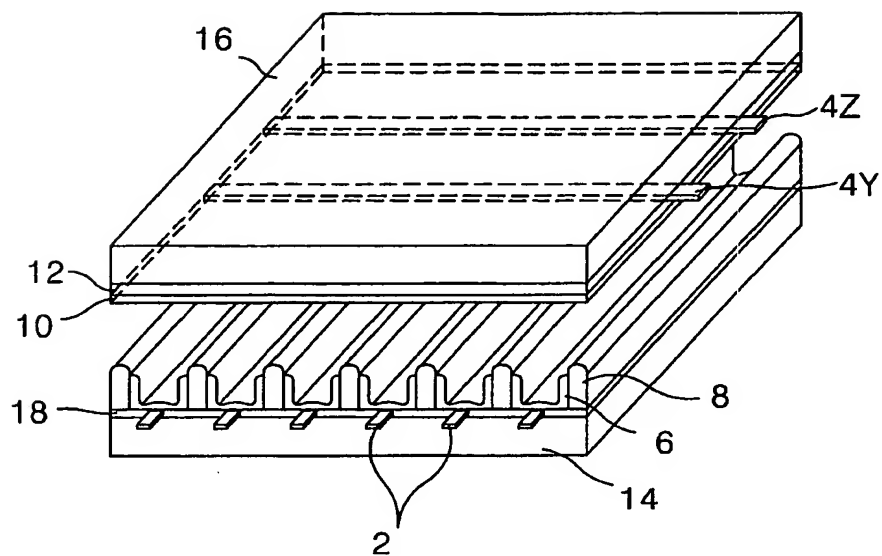
【청구항 15】

제 10 항에 있어서,

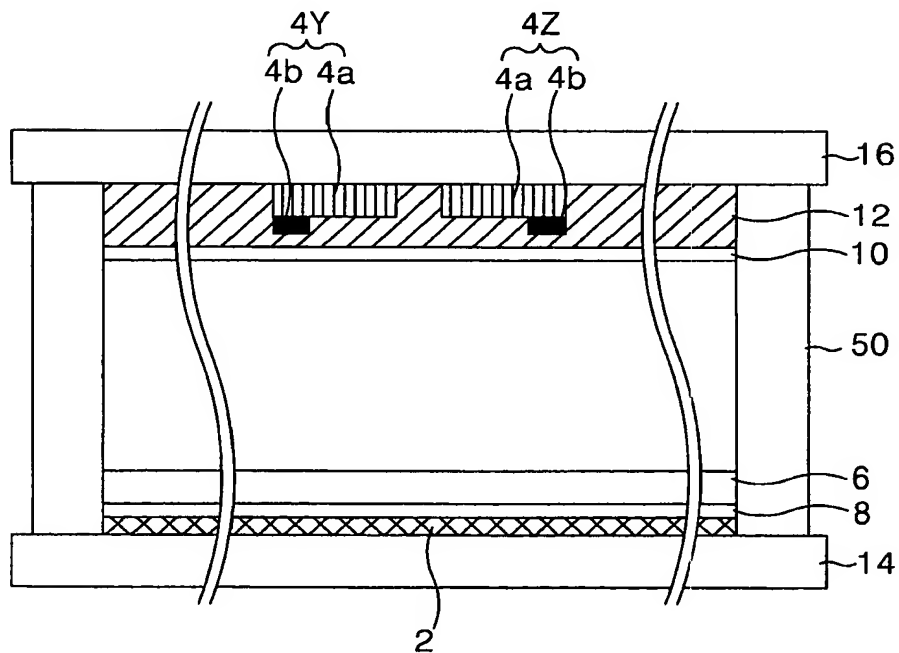
상기 버퍼층이 형성된 제1 기판 상에 보호막을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조방법.

【도면】

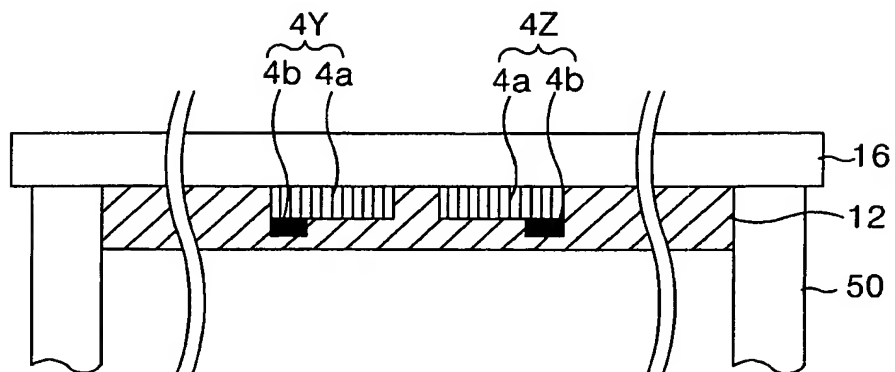
【도 1】



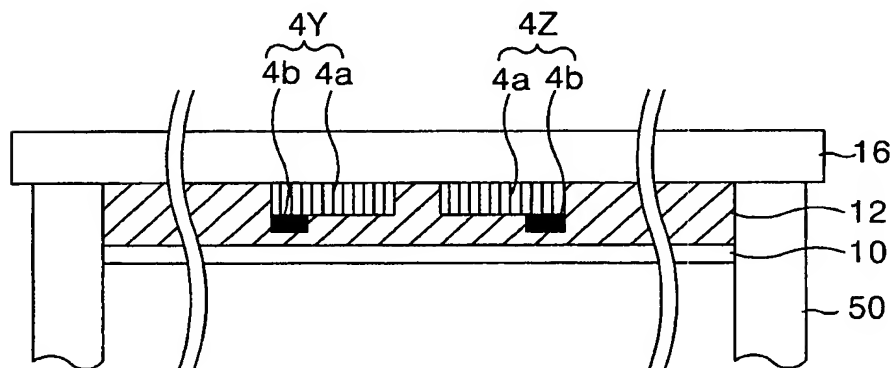
【도 2】



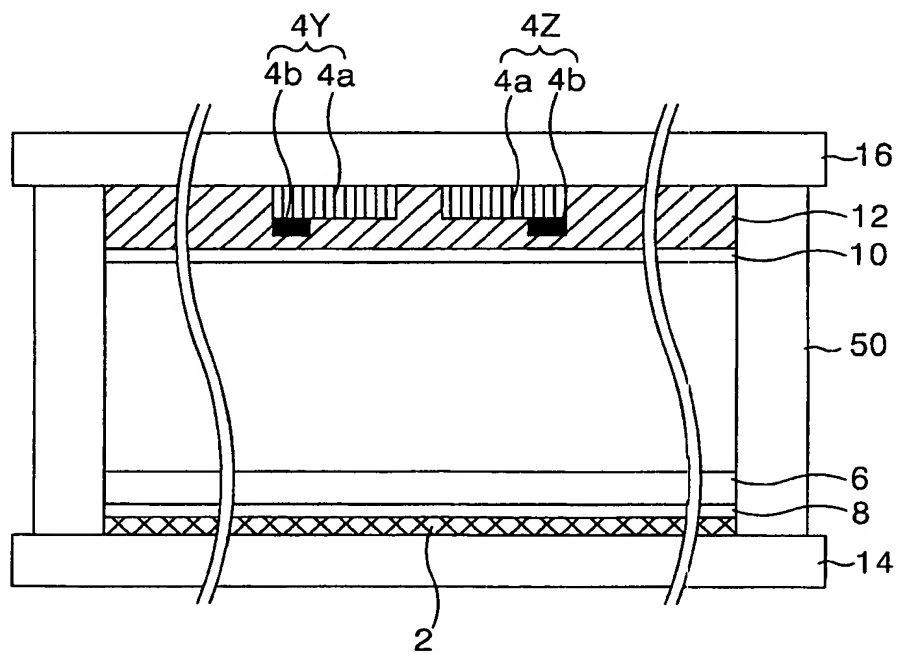
【도 3a】



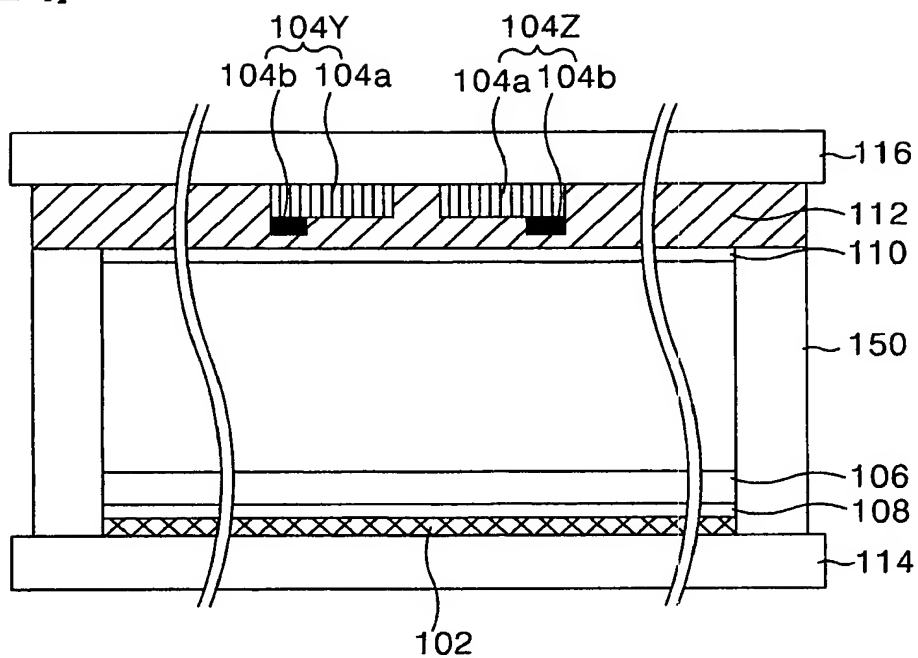
【도 3b】



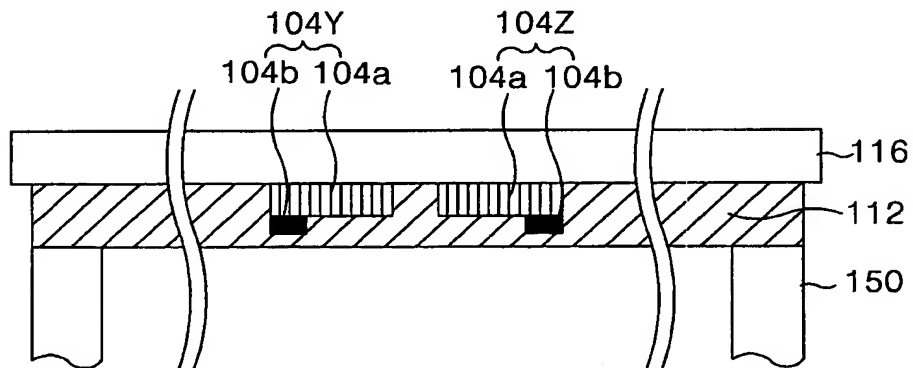
【도 3c】



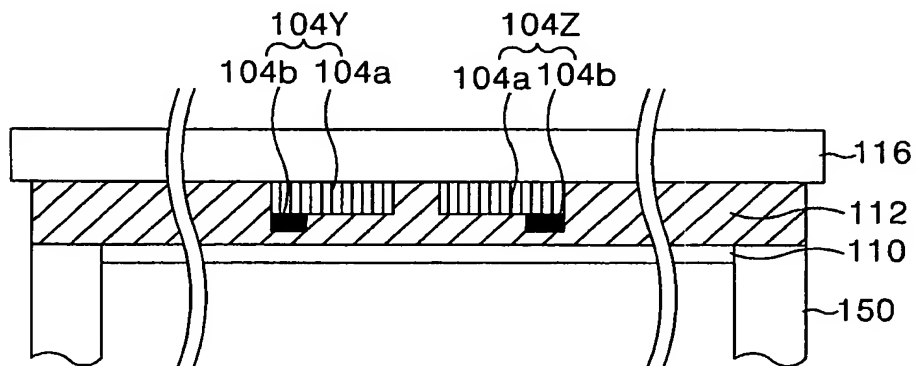
【도 4】



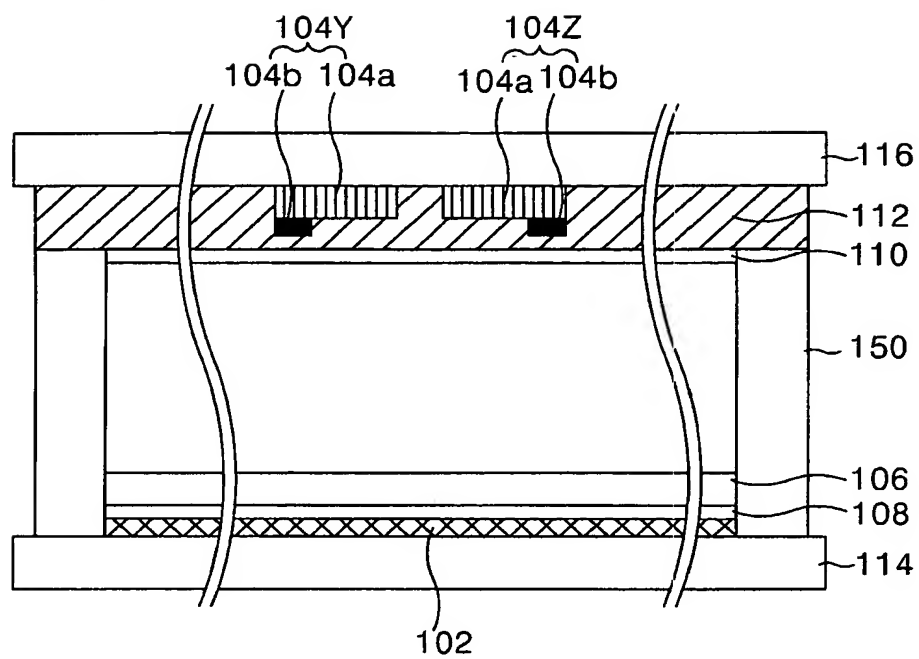
【도 5a】



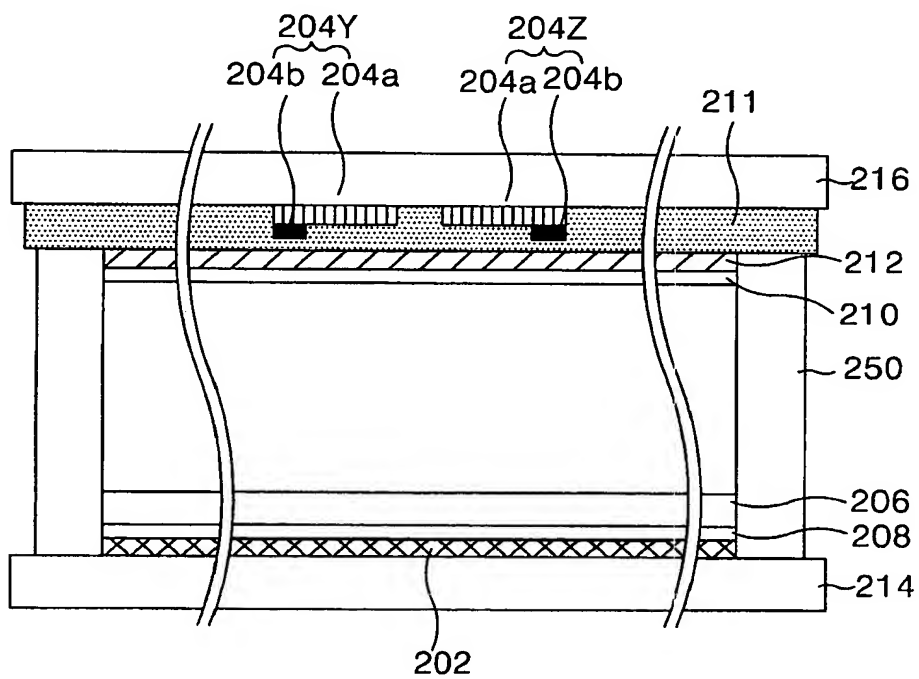
【도 5b】



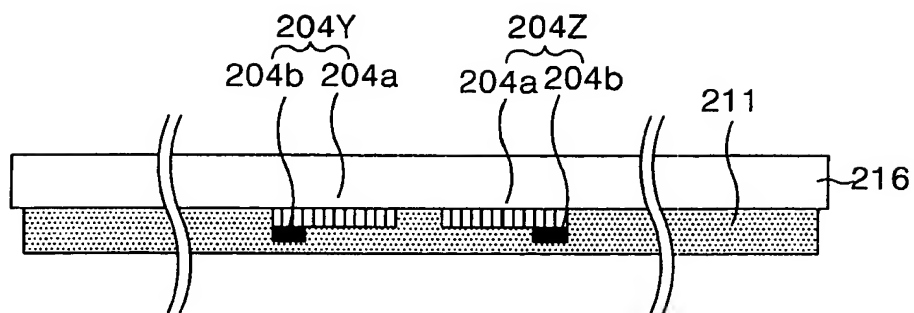
【도 5c】



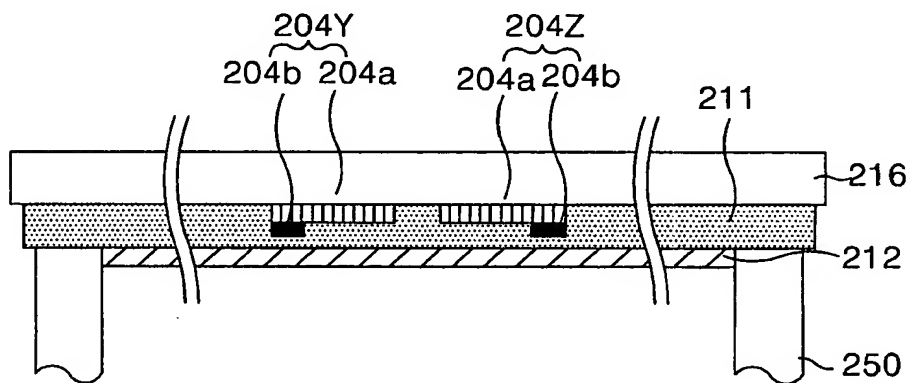
【도 6】



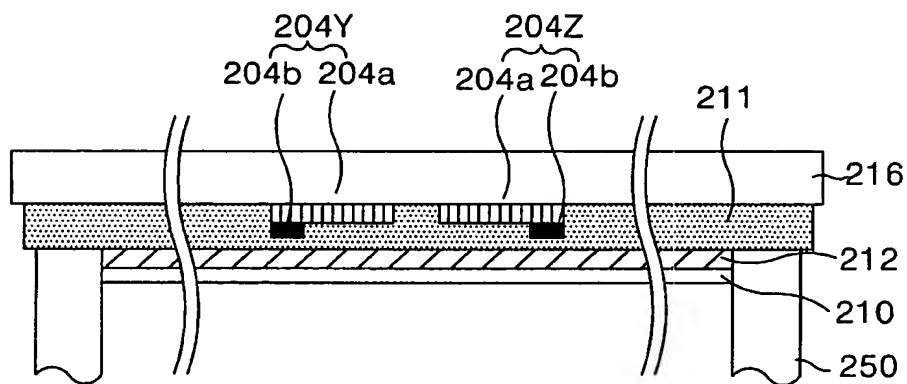
【도 7a】



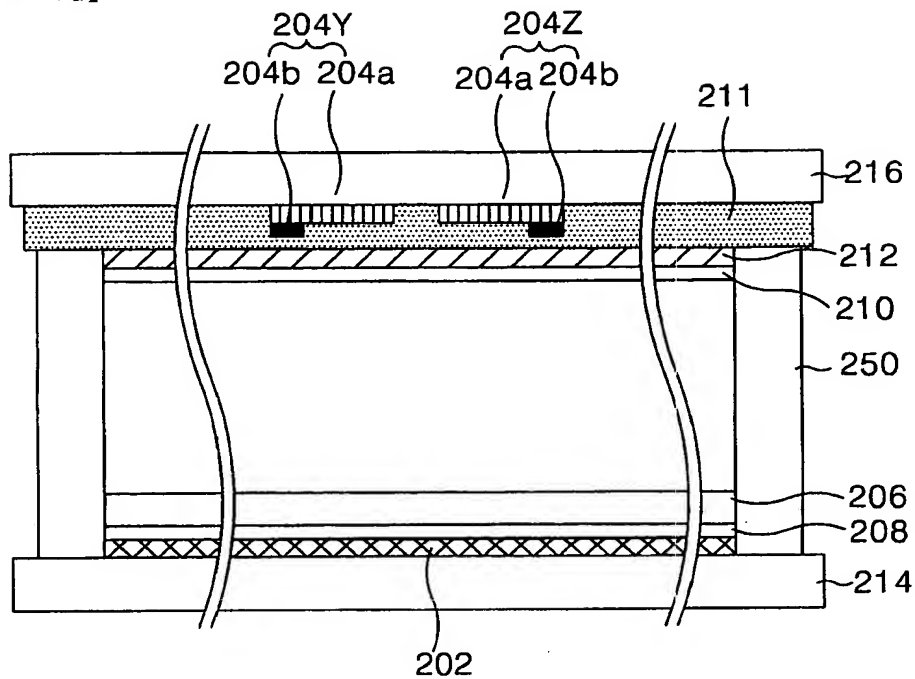
【도 7b】



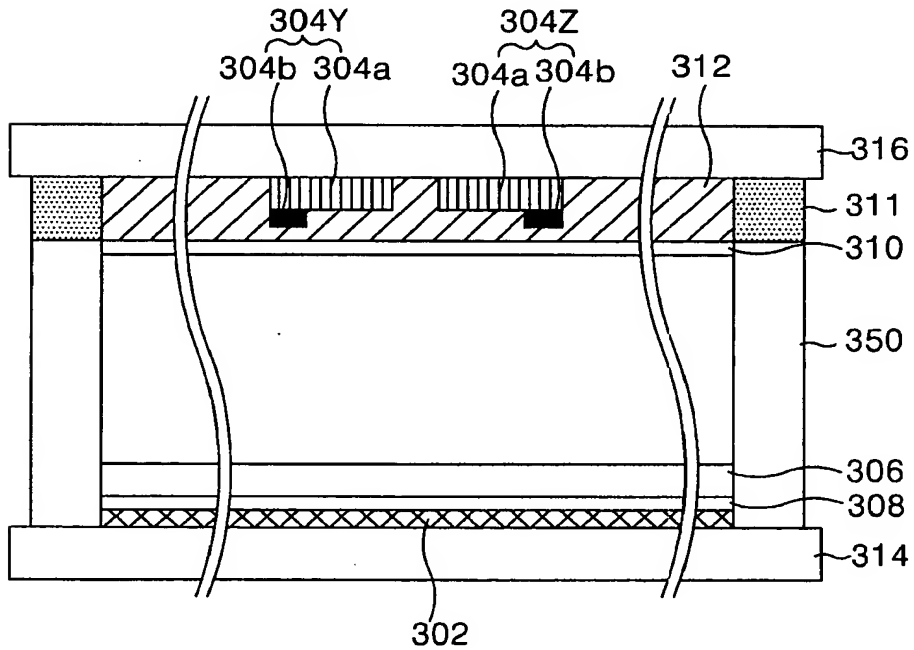
【도 7c】



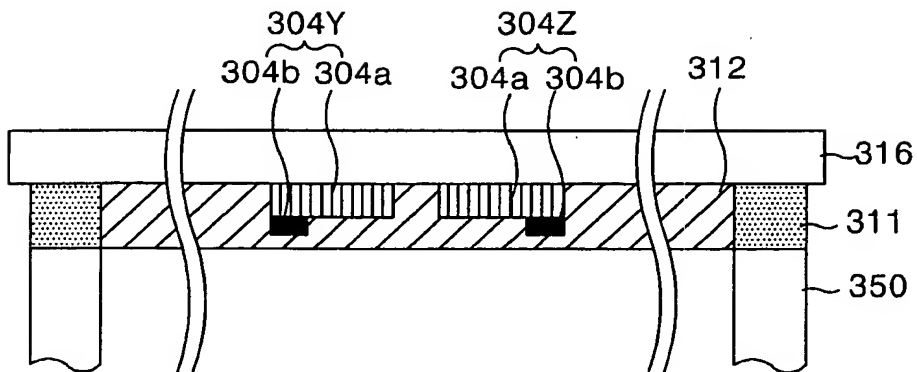
【도 7d】



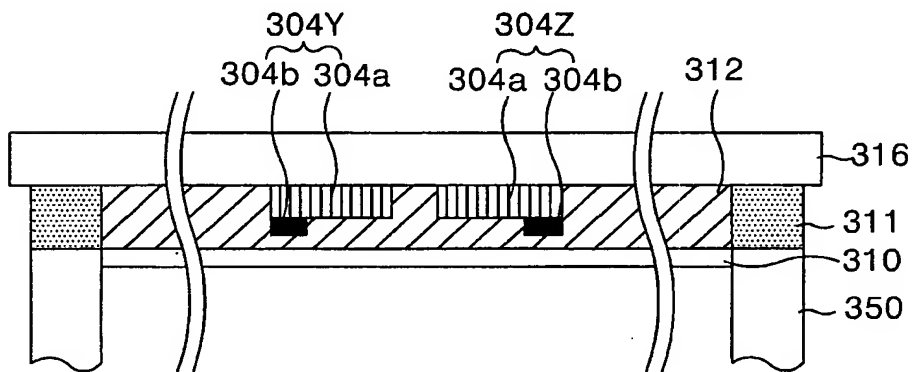
【도 8】



【도 9a】



【도 9b】



【도 9c】

